# DESIGN 23 GROUP

## D10-072

#### 作品名稱

適用於可持式裝置之低功耗相位陣列接收機 Compact Low-Power CMOS Phased-Array Receiver for Portable Device Applications

隊伍名稱 帆船派隊SAILS PAR

<sup>隊長</sup> **金廷嶽**中正大學電機工程研究所

<sup>隊員</sup> **吳仁傑**中正大學電機工程研究所

### 作品摘要

由於相位陣列天線可用來增加通道的品質、抑制其他方 向之干擾源並提供尋找目標物方向與定位之能力,其已 在晶片上得到許多研究成果。然而,就目前的設計中, 各天線後端皆需要獨自的收發器且還需額外的相移器來 調控每路訊號相位差,電路面積與功耗因此上升。自然 限制了許多潛在的應用,最大的限制就是無法在手持式 裝備上實現這樣的系統,因為手持式應用中對功率消耗 與晶片成本錙銖必較,現有的設計皆無法提供高效能、 低功耗、低成本的解決方案。

本作品所提出來的概念在於天線端即進行方向性波束形成,我們使用巴特勒矩陣(Butler matrix)先將訊號分配至各 埠並給予等差級數的相位移(progressive phase shifting),如 此可在不消耗任何功耗下即產生固定方向的四個波束。 之後,再將四個波束給予複數權重得到波束掃描功能。 我們稱此技術為分區波束掃瞄(subsector beam steering)。 利用這個技術的好處在1 × N陣列天線仍只需一個射頻收 發模組,比起文獻上既有的陣列系統相對省去許多主動 電路數目,也同於大幅降低功率消耗。另外,由於巴特 勒矩陣本身已將訊號相位分出,因此也不需要360度的可 調式相移器。這樣的設計不僅電路架構簡潔且省電。 實測結果此四通道相移陣列接收器最大功率消耗僅 30mW。於24.5-26GHz下,約有16-18 dB之增益,雜訊指數 為9-10.5 dB,1dB壓縮點為-21 dBm,可產生出-90°-90°方 向之波束。電路面積僅佔1.43 mm<sup>2</sup>。本電路在我們提出概 念的設計效果下,其整體功率消耗僅為目前相關文獻之 25%,面積為目前文獻之47%,且可維持一樣之效能,符 合手持式裝置低功耗、低成本之目標。



2010 旺宏金矽獎半導體設計與應用大賽

### 指導教授

#### **張盛富** 中正大學電機工程系、通訊工程系

- 張教授於1982、1984年取得交通大學學士、碩士學位,並於1991年獲得美國威斯康辛大學 電機博士學位。目前為中正大學電機工程系與通訊工程系教授,曾擔任通訊工程系系主任,目前亦為電信研究中心主任。
- 研究領域:包含微波與毫米波收發積體系統、相位陣列積體系統、微波生醫感測系統、無線室內定位系統、高功率毫米波源。



- 張教授於於1995年取得交通大學電信工程系學士學位,在留任交大擔任兩年全職助教後赴 美求學,進入加州大學戴維斯分校,並於2003年取得電機工程博士學位。隨後加入中正大 學電機工程與通訊工程系任教至今,今年甫獲中正大學傑出教學獎之肯定。
- 研究領域:包含微波與毫米波元件與電路設計、相位天線系統以及相關雷達應用。

#### Abstract

A compact low-power phased array receiver with continuous beam steering is presented based on the subsector beam steering technique. The entire beam steering range is divided into five subsectors from four characteristic beams of the Butler matrix. In each subsector the receive beam is steered by weighted combination of the received signals from array antennas. The theory of beam steering is detailed and the relationship of the steered angle with the beam steering factors is derived. Such architecture has lower circuit complexity and less power consumption because no challenging CMOS 360° variable phase shifters and multiphase voltage-controlled oscillators are required. The phased array MMIC implemented in 0.13 µm CMOS technology has 12-21 dB receiving gain and 8.9-10.7 dB noise figure in 25-26 GHz. It consumes lower than 30 mW and takes a small chip area of 1.43 mm<sup>2</sup>. The continuous beam steering is demonstrated over the spatial range from -90° to +90°.





