

D12-072

作品名稱	省時省電省面積的類比數位轉換器 The conversion-time-efficient, power-efficient, and area-efficient analog-to-digital converters
隊伍名稱	四隻小豬 / The four little pigs
隊長	黃冠穎 成功大學電機工程研究所
隊員	黃俊博 成功大學電機工程研究所 萬少華 成功大學電機工程研究所 何政勳 成功大學電機工程研究所
指導教授	張順志 成功大學電機工程研究所

作品摘要 Abstract

隨著半導體製程技術的快速進步及數位訊號處理技術不斷的提升，由數位電路來做訊號處理已經是必然的趨勢。然而，自然界的類比訊號與數位訊號之間需要有一個類比數位轉換器來進行資料轉換的動作，資料轉換器的效能好壞往往也影響整個電路系統的品質。加上近年來可攜式產品的快速發展，如何降低類比數位轉換器的功率消耗成為一個熱門的研究題目，其中逐漸趨近式類比數位轉換器是目前公認消耗功率最有效率的架構，但因為架構上的特性以往無法做到非常高速。

本作品中採用了跳躍式視窗、直接切換技術以及縮小單位電容等技術實現了三顆不同的逐漸趨近式類比數位轉換器，這些作品中具有高速、低功率消耗且面積小的特性，可讓逐漸趨近式類比數位轉換器更能夠應用於系統整合的晶片中。

With the advanced CMOS process, digital signal process (DSP) techniques progress obviously. However, it needs a analog-to-digital converter (ADC) to convert the signal between the analog world and digital signal. The performance of ADCs affects the circuit quality. Moreover, with the development of portable device, high power-efficiency ADC is a popular topic in recent years. Successive approximation ADC is the most power-efficiency architecture. However, due to the binary search architecture, SAR ADCs with high conversion rate are difficult to implement.

This work adopts bypass window, direct switching, and small unit capacitance et al. techniques to achieve three SAR ADCs. The proposed SAR ADCs achieve high conversion rate, low power consumption, and small active area, which is more suitable for system-on-chip (SOC) applications.